

Temat 11: Elektryczna implementacja systemu binarnego.

Cela kształcenia: Zna symbole graficzne i działania logiczne bramek: Bramka OR; Bramka AND; Bramka NOT - inwerter Bramki; NAND i NOR; Bramka XOR - ExclusixeOR. Potrafi rozpoznać symbole oraz wyjaśnić funkcje podstawowych bramek logicznych stosowanych w technice komputerowej

Zagadnienia:

Bramka OR.

Bramka AND.

Bramka NOT.

Bramka NOR.

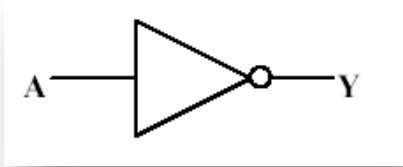
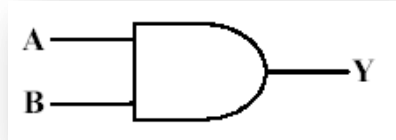
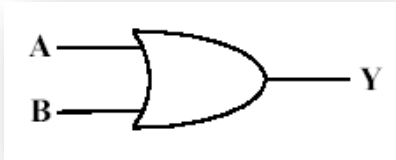
Bramka NAND.

Bramki XOR, EX-OR

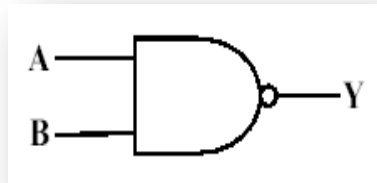
Bramki logiczne

Bramkami logicznymi nazywamy układy elektroniczne realizujące funkcje logiczne jednej lub wielu zmiennych. Sygnały wejściowe i wyjściowe bramek przyjmują wartość 0 lub 1. Podstawowe bramki logiczne to: AND, OR, NOT (inwerter), NAND, NOR, XOR. Wszystkie bramki logiczne, z wyjątkiem NOT mogą mieć większą liczbę wejść. Bramki logiczne należą do grupy ***cyfrowych układów kombinacyjnych***. Układów, w których stan wyjść jednoznacznie zależy od aktualnego stanu wejść.

Bramka scharakteryzowana jest poprzez ***nazwę, symbol graficzny, funkcje logiczne, tablicę prawdy.***

Nazwa bramki	Symbol graficzny	Funkcja logiczna	Tablica prawdy															
NOT		$Y = \neg A$	<table border="1"> <thead> <tr> <th>A</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	Y	0	1	1	0									
A	Y																	
0	1																	
1	0																	
Bramka NOT (inwerter) <i>realizuje funkcję logiczną „nie”</i> . Jest to układ zmieniający wartość logiczną sygnału na przeciwną tzn. daje na wyjściu sygnał jeden, gdy na wejściu pojawia się zero i odwrotnie.																		
AND		$Y = AB$	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	A	B	Y	0	0	0	0	1	0	1	0	0	1	1	1
A	B	Y																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
Bramka AND czyli <i>funkcja logiczna „i”</i> , jest to układ iloczynu logicznego , który spełnia następujące funkcje: na wyjściu pojawia się sygnał 1 wtedy i tylko wtedy, kiedy oba sygnały wejściowe posiadają wartość logiczną jeden.																		
OR		$Y = A + B$	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	A	B	Y	0	0	0	0	1	1	1	0	1	1	1	1
A	B	Y																
0	0	0																
0	1	1																
1	0	1																
1	1	1																
Bramka OR czyli <i>funkcja logiczna „lub”</i> - jest to układ sumy logicznej , który daje na wyjściu sygnał jeden, jeżeli tę wartość ma conajmniej jeden z sygnałów. Oznacza to, że zero pojawia się wtedy i tylko wtedy, kiedy oba sygnały są wartości zero.																		

NAND

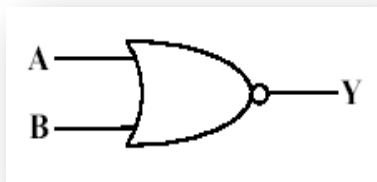


Y=

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

Bramka **NAND** (*funkcja logiczna „nie-i”*) jest to **układ logiczny iloczynu zanegowanego**, dający na wyjściu wartość **zero** wtedy i tylko wtedy, gdy na wejściu wszystkie sygnały mają wartość **jeden**.

NOR

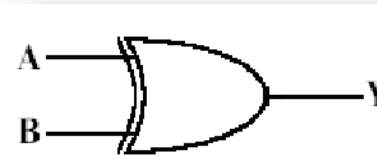


Y=

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

Bramka **NOR** (*funkcja logiczna „nie-lub”*, *układ sumy zanegowanej*) jest to układ, na którego wyjściu pojawia się sygnał **jeden** wtedy i tylko wtedy, gdy na wszystkich wejściach istnieje sygnał **zero**.

XOR



Y=

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

Bramka **XOR**, **EXCLUSIVE-OR** (albo) realizuje różnicę symetryczną.

Temat 12: Podstawowe układy cyfrowe.

Cele kształcenia: Zna podstawowe pojęcia określające układy cyfrowe. Umie wyjaśnić podział podstawowych układów cyfrowych.

Zagadnienia:

Układy scalone.

Układy cyfrowe.

Układy sekwencyjne i kombinacyjne.

Układy bipolarne i unipolarne.

Układy monolityczne i hybrydowe.

Bramki logiczne są realizowane w układach scalonych. Układ scalony jest **półprzewodnikowym kryształem krzemu**, inaczej zwanym modułem (*ang. chip*), zawierającym elektroniczne części, takie jak: **tranzystory, diody, rezystory i kondensatory**. Elementy te są połączone wewnątrz modułu, realizując żądany układ elektroniczny. Moduł jest zamontowany w **ceramicznej lub plastikowej obudowie** z przymocowanymi zewnętrznymi końcówkami.

Układy scalone klasyfikuje się ze względu na technologie, w jakich zostały wykonane. Do najbardziej popularnych należą następujące technologie:

TTL (bipolarne) (ang. Transistor Transistor Logic), stan niski od 0,2 do 0,8 V, stan wysoki od 2 do 5 V

CMOS (unipolarne) (ang. Mogą być zasilane znacznie szerszym zakresem napięć niż TTL (od 2 do 6V) CMOS od 3 do 15 V (AC)

ECL (ang. Emitter Coupled Logic),

MOS (ang. Metal Oxide Semiconductor).

Podział układów logicznych (cyfrowych)

1. Układy kombinacyjne i sekwencyjne.

Układami sekwencyjnymi nazywamy układy cyfrowe, w których stan wyjść zależy od stanu wejść oraz od poprzednich stanów układu. W układach tych oprócz elementów logicznych (kombinacyjnych) występują elementy pamięciowe.

Układami kombinacyjnymi nazywamy układy cyfrowe, w których stan sygnałów wyjściowych zależy wyłącznie od bieżącego stanu sygnałów wejściowych.

2. Układy synchroniczne i asynchroniczne

Układem synchronicznym nazywamy taki ukł. cyf. dla którego stan wejścia wpływa na stan wyjścia jedynie w pewnych określonych odcinkach czasu pracy ukł. zwanych czasem czynnym, natomiast w pozostałych odcinkach czasu zwanych czasem martwym, stan wejść nie wpływa na stan wyjścia.

Odcinki czasu czynnego i martwego wyznaczane są przez podanie specjalnego przebiegu zwanego przebiegiem zegarowym lub taktującym na wejście zwane wejściem zegarowym lub taktującym.

Układem asynchronicznym nazywamy taki układ, dla którego w dowolnym momencie jego działania stan wejść oddziałuje na stan wyjść.

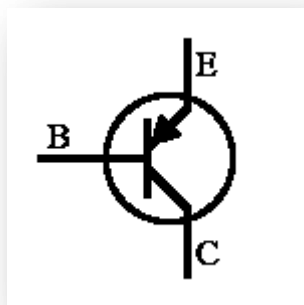
Układy bipolarne i unipolarne

Układy cyfrowe można podzielić również ze względu na **technologię wytwarzania tranzystorów**, z których budowane są funkcje logiczne.

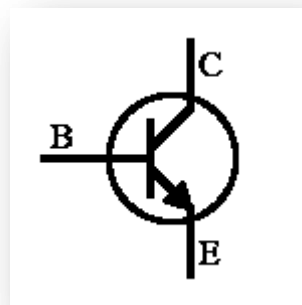
Układy bipolarne TTL zbudowane z tranzystorów bipolarnych.

Tranzystory bipolarne, w których prąd przepływa przez złącza półprzewodnika o różnym typie przewodnictwa (n i p). Zbudowany jest z trzech warstw półprzewodnika o typie przewodnictwa odpowiednio npn lub pnp (o nazwach emiter - E, baza - B i kolektor - C). Charakteryzuje się tym, że niewielki prąd płynący pomiędzy dwiema jego elektrodami (bazą i emiterem) steruje większym prądem płynącym między innymi elektrodami (kolektorem i emiterem).

Symbole tranzystorów bipolarne



typu pnp



typu npn

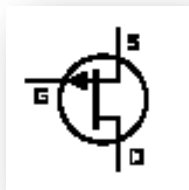
Układy unipolarne CMOS budowane są na bazie tranzystorów polowych MOS

Tranzystory unipolarne (tranzystory polowe) to takie, w których prąd płynie przez półprzewodnik o **jednym typie przewodnictwa**. **Prąd wyjściowy** jest w nich funkcją **napięcia sterującego**.

W obszarze półprzewodnika z dwiema elektrodami: źródłem (symbol S) i drenem (D) tworzy się tzw. kanał, którym płynie prąd. Wzdłuż tego obszaru umieszczona jest trzecia elektroda, zwana bramką (G). Napięcie przyłożone do bramki zmienia przewodnictwo kanału, wpływając w ten sposób na płynący prąd. **W tranzystorach MOSFET bramka jest odizolowana od kanału warstwą dielektryka, a w tranzystorach polowych złączowych (JFET) spolaryzowanym w kierunku zaporowym złączem p-n.**

Symbole tranzystorów unipolarnych

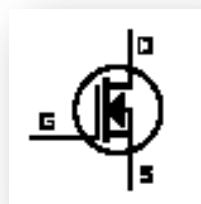
JFET



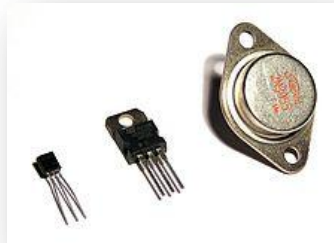
MOSFET



Z kanałem p



Z kanałem n



Tranzystory w różnych typach obudowy

Układy scalone monolityczne i hybrydowe – kryterium podziału jest sposób realizacji wewnętrznych elementów biernych i czynnych.

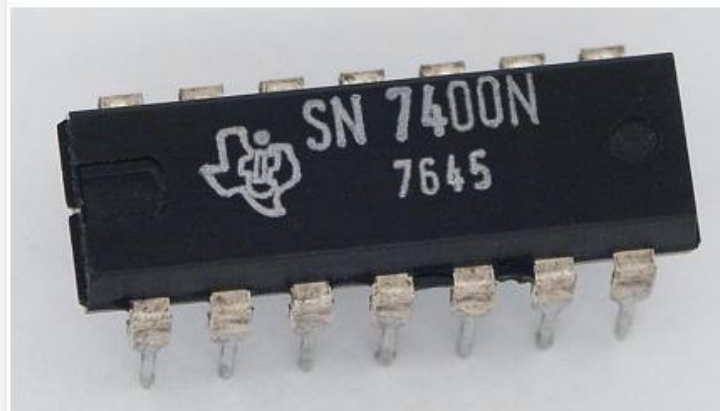
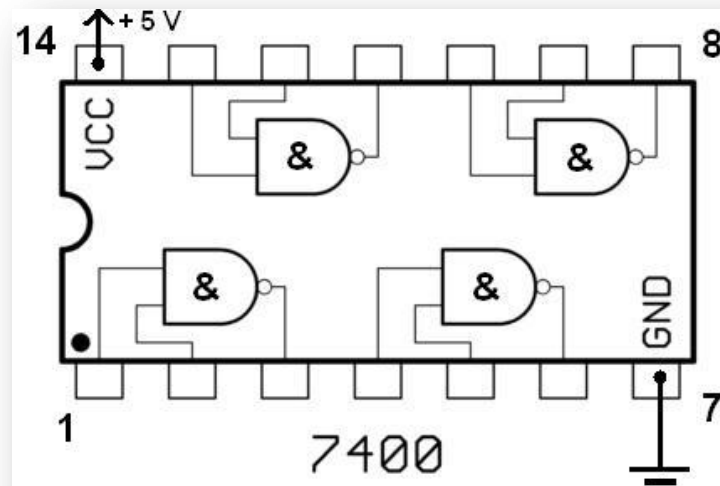


W monolitycznych układach scalonych wszystkie elementy (czynne i bierne) wykonane są w monokrystalicznej strukturze półprzewodnika (kwarcowa płytk).



Układy hybrydowe wykonane są z izolatora z naniesionymi warstwami przewodnika i materiału rezystywnego. Warstwy te tworzą układ połączeń elektrycznych oraz rezystory.

N 7400 – jeden z pierwszych cyfrowych układów scalonych



Temat 13: Parametry elektryczne układów cyfrowych.

Cele kształcenia: Zna parametry elektryczne układów cyfrowych. Rozpoznaje oznaczenia i symbole układów cyfrowych.

Zagadnienia:

Podział układów ze względu na stopień scalenia.

Oznaczenia cyfrowych układów scalonych.

Podział układów ze względu na stopień scalenia tzw. skala integracji:

Układem scalonym o małej skali integracji - SSI (ang. Small Scale Integration) jest układ zawierający do 10 bramek.

Układ scalony o średniej skali integracji - MSI (ang. Medium Scale Intergration) zawiera od 10 do 100 bramek.

Układ scalony o dużej skali integracji - LSI (ang. Large Scale Integration) zawiera od 100 do kilku tysięcy bramek.

Układy o bardzo dużej skali integracji - VLSI (ang. Very Large Scale Integration). Układy scalone zawierające więcej niż kilka tysięcy bramek.

Superduży stopień scalenia, wielki stopień scalenia, olbrzymi stopień scalenia, SLSI, ULSI (ang. Super Large Scale of Integration, Ultra Large Scale of Integration) oznacza największy stopień scalenia układu elektronicznego w obiegowej klasyfikacji.

Układy ULSI zawierają w jednej strukturze krzemowej miliony tranzystorów. Tyle elementów zawierają np. architektury procesorów 32 i 64 bitowych.

Oznaczenia cyfrowych układów scalonych - składają się z części literowej i cyfrowej

Systemy oznaczania polskich układów scalonych są znormalizowane przez normy:

BN-70/3375-15 - Elementy półprzewodnikowe. System oznaczania typów;

BN-73/3375-21 -Mikroukłady scalone. System oznaczania typów.

Pierwsza litera kodu oznacza technologię wykonania:

U - układy półprzewodnikowe, monolityczne, bipolarne

H - układy hybrydowe

M - układy MOS

Druga litera mówi o zastosowaniu:

U - układy analogiczne

L - układy cyfrowe

R - układy inne

Trzecia litera (o ile taka jest) mówi o przeznaczeniu układu: brak litery - powszechne użytkowanie

Y - profesjonalny

A - specjalny

T - profesjonalny o dużej niezawodności

Q - specjalny i dużej niezawodności

X - prototyp

Pierwsza cyfra oznacza temperaturowy zakres pracy:

4 - od -55 do +85 °C;

5 - od -55 do +125 °C;

6 - od -40 do +85 °C;

7 - od 0 do 70 °C;

8 - od -25 do +85 °C; 1 - inny zakres.

Kolejne trzy lub cztery cyfry oznaczają liczbę porządkową, która jest opisywana przez producenta.

Dodatkowa litera oznacza charakterystyczną cechę układów.

H - układy serii szybkiej

L - układy serii małej mocy

S - układy serii bardzo szybkiej

Ostatnia litera oznacza rodzaj obudowy układu:

F - obudowa płaska, metalowa, izolowana od układu;

S - obudowa płaska, metalowa, mająca kontakt elektryczny z podłożem układu i wyprowadzeniem masy;

H - obudowa płaska z nieprzewodzącego materiału ceramicznego;

J - obudowa dwurzędowa z nieprzewodzącego materiału ceramicznego;

N - obudowa dwurzędowa plastikowa;

L - obudowa kubkowa, metalowa, o wyprowadzeniach umieszczonych kołowo;

K - obudowa czterzędowa plastikowa;

M - obudowa czterzędowa plastikowa z wkładką radiatorów;

P - obudowa czterzędowa plastikowa z radiatorem bocznym zagiętym;

T - obudowa czterzędowa plastikowa z radiatorem bocznym prostym;

R - obudowa inna.

Temat 14: Właściwości operacji logicznych ich realizacja.

Cele kształcenia: Zna operacje logiczne. Analizuje działania układów zbudowanych z bramek logicznych.

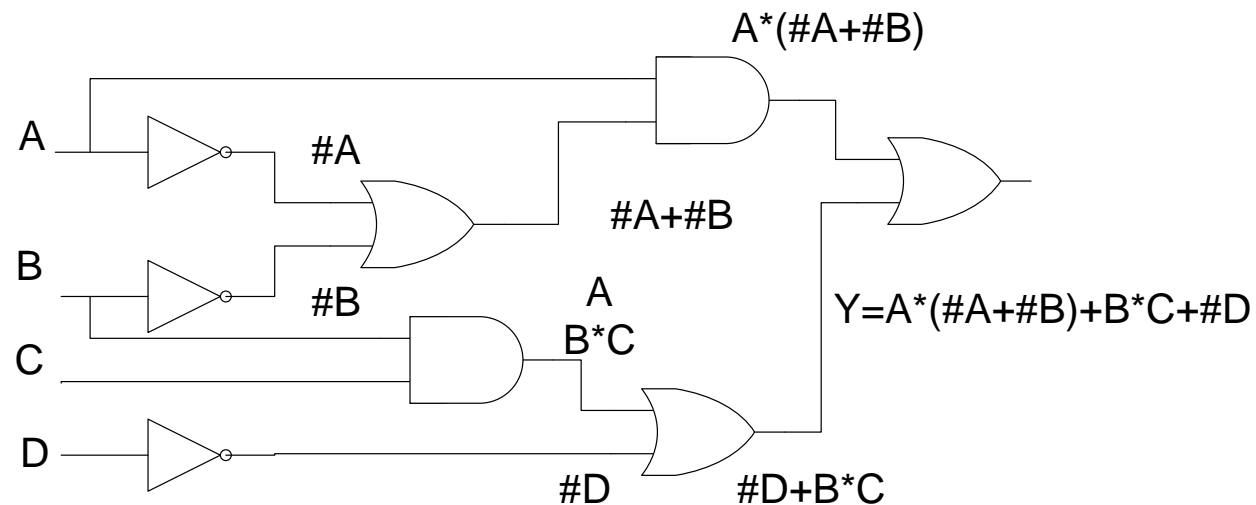
Zagadnienia:

Realizacja funkcji za pomocą bramek logicznych

Za pomocą odpowiednich połączeń bramek można zrealizować każdą funkcję.

$$Y = A \cdot (\bar{B} + \bar{A}) + B \cdot C + \bar{D}$$

Reprezentację funkcji w postaci schematu:



Temat 15: Układy z pamięcią.

Cele kształcenia: Zna układy z pamięcią. Charakteryzuje podstawowe układy z pamięcią

Zagadnienia:

Przerzutniki.

Przerzutnik RS.

Przerzutnik JK.

Przerzutnik D.

Przerzutnik (z ang. flip-flop) jest to **podstawowy element pamiętający każdego układu cyfrowego**, przeznaczonego do przechowywania i ewentualnego przetwarzania informacji. Przerzutnik współtworzy najniższe piętro struktury układu i zdolny jest do **zapamiętania jednego bitu informacji**. Grupa czterech lub ośmiu połączonych ze sobą przerzutników tworzy następne, wyższe piętro - tzw. rejestr, zdolny już do pamiętania jednego bajta informacji.

Przerzutnik ma dwa stany wewnętrzne 1 i 0 reprezentowane przez wyjście przerzutnika Q

(przerzutniki mają również wyjście zanegowane – zmieniające stan na przeciwny, np. gdy na wejściu jest 1, na wyjściu zanegowanym otrzymamy 0 i odwrotnie). **Zmiana stanu przerzutnika następuje pod wpływem zmiany wartości sygnałów wejściowych.**

Ze względu na moment zmiany przerzutniki dzieli się na:

Asynchroniczne – pracują bez sygnału taktującego, a stan przerzutnika ustala się bezpośrednio w wyniku zmiany stanu wejść.

Synchroniczne – pracują z udziałem sygnału taktującego, a stan wejść informacyjnych jest przekazywany na wyjście w chwilach występowania określonego poziomu lub narastającego (opadającego) zbocza sygnału taktującego

Opis wyprowadzeń

We wszystkich przerzutnikach synchronicznych można wyróżnić następujące wyprowadzenia:

wejście (lub wejścia) informacyjne - np. **D (ang. Data)**

wejście synchronizujące, tzw. zegarowe **C (ang. Clock)**

wejścia asynchroniczne - ustawiające **Set** i zerujące **Reset** (odpowiednio: 1 i 0 na wyjściu Q)

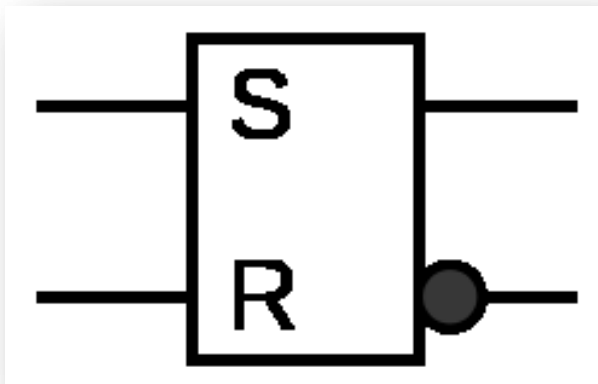
wyjście **proste Q**

wyjście **zanegowane**

Wejścia R/S mają **najwyższy priorytet i służą do wymuszenia określonego stanu wyjść** niezależnie (asynchronicznie) od poziomów logicznych panujących na pozostałych wejściach informacyjnych czy zegarowych.

W rodzimej literaturze spotyka się różne określenia (a nawet oznaczenia) tego samego funkcjonalnie rodzaju wejść. Dla przykładu wejście ustawiające bywa nazywane wejściem zapalającym, a wejście zegarowe C (CP, CL, CLK, T) - synchronizującym lub taktującym.

Oznaczenie przerzutnika RS zbudowanego z dwóch bramek NOR



Przerzutnik RS oparty na bramkach NOR ma dwa wejścia: S (Set-ustaw) i R (Reset-zeruj) oraz dwa wyjścia : Q i

Działa według następujących zasad:

S=0 i R=0 – stan przerzutnika nie zmienia się;

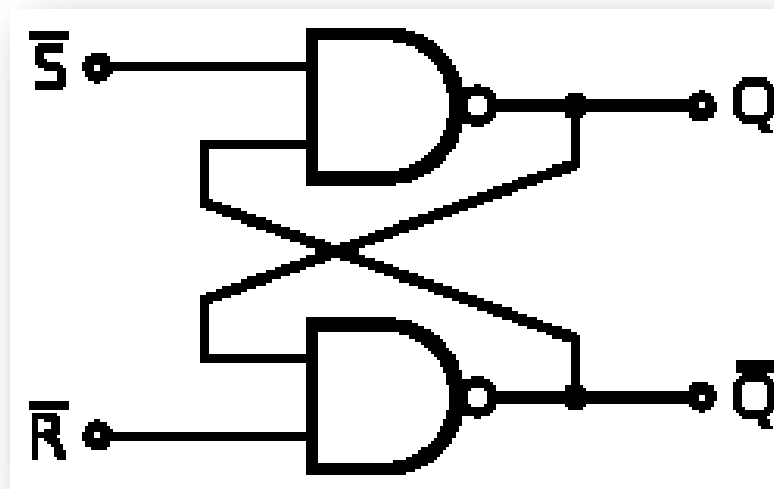
S=0 i R=1 – przerzutnik zostaje wyzerowany;

S=1 i R=0 – następuje zmiana stanu przerzutnika;

S=1 i R=1 – stan niedozwolony.

S	R	Q	
0	1	0	1
1	0	1	0
0	0	0	0
1	1	Stan zabroniony	

Przerzutnik z dwóch bramek NAND



Działanie przerzutnika RS opisuje tablica stanów:

		Q	
0	1	1	0
1	0	0	1
0	0	Stan zabroniony	
1	1	0	0

Synchroniczny przerzutnik typu RS jest modyfikacją najprostszego przerzutnika, jakim jest asynchroniczny przerzutnik RS.

Synchroniczny przerzutnik RS posiada:

3 wejścia:

S(set) - wejście ustawiające

R(reset) - wejście zerujące

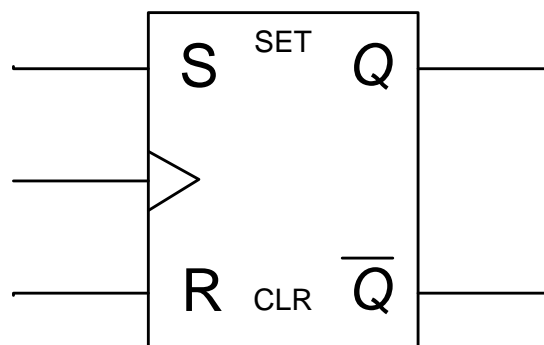
C(clock) - wejście taktujące (zegar) (czasem oznaczane, jako T)

2 wyjścia

- wyjście zwykłe

- wyjście zanegowane

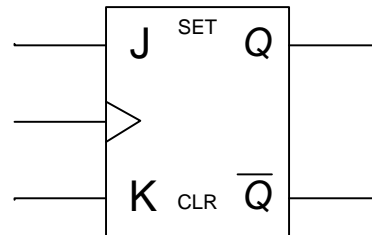
Stan wyjść jest zawsze przeciwny.



Schemat synchronicznego przerzutnika RS

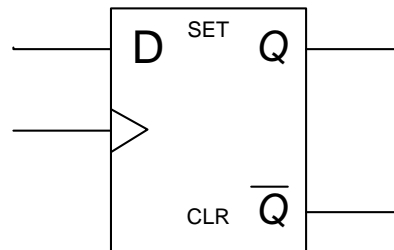
Przerzutnik JK

Przerzutnik JK jest klasycznym przekładem przerzutnika synchronicznego mającego **dwa wejścia J i K** oraz wyjścia **Q** i \bar{Q} . **Przerzutnik JK nie ma stanów wejściowych niedozwolonych**. W przypadku podania sygnałów 1 na wejścia J i K jego stan następny będzie negacją stanu aktualnego.



Przerzutnik D

Przerzutnik D jest jednym z podstawowych przerzutników synchronicznych, zwanym również układem opóźniającym. **Przerzutnik ma jedno wejście D** służące do przepisywania jego stanu na wyjście Q z opóźnieniem jednego impulsu taktującego. **Przerzutnik D składa się z czterech bramek NAND** stanowi rozbudowaną wersję przerzutnika RS.



Literatura:

Urządzenia techniki komputerowej – Tomasz Kowalski

Wikipedia- wolna encyklopedia internetowa

Strona internetowa:

<http://klub.chip.pl/lipka/budowa/cyfra.htm>

Opracował Mirosław Ruciński
e-mail: nauczyciel.zsen@gmail.com