

Temat 16: Funkcje i zastosowanie rejestrów, liczników, sumatorów.

Cela kształcenia: Zapoznanie z podstawowymi komponentami i układami współczesnych komputerów.
Określenie przeznaczenia wybranych układów wykorzystywanych do budowy urządzeń cyfrowych.

Zagadnienia:

Rejestry

Liczniki

Sumatory

Kodery i dekodery

Multipleksery i demultipleksery

Rejestry (ang. Register) to układy zbudowane z przerzutników D. Rejestr jest układem cyfrowym służącym do zapamiętywania określonych postaci bitów danych. Każda pozycja rejestru przechowuje 1 bit informacji. Budowa rejestrów opiera się na przerzutnikach i bramkach logicznych połączonych w funkcjonalny układ logiczny. Rejestry stosuje się tam, gdzie występuje potrzeba chwilowego przechowania niewielkiej ilości informacji binarnej. Znajdują zastosowania w konstrukcjach pamięci.

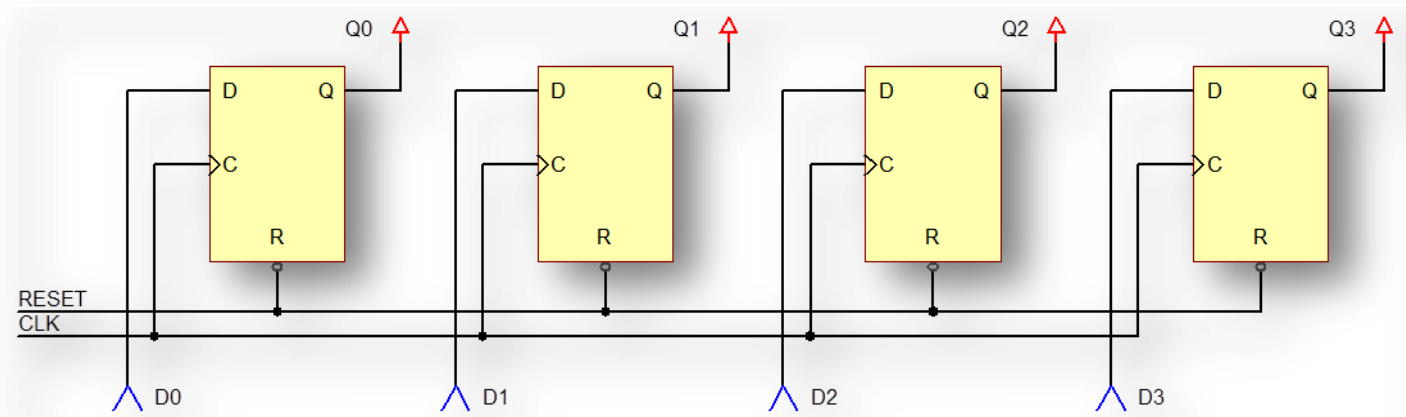
Rejestry dzielą się na:

szeregowe,

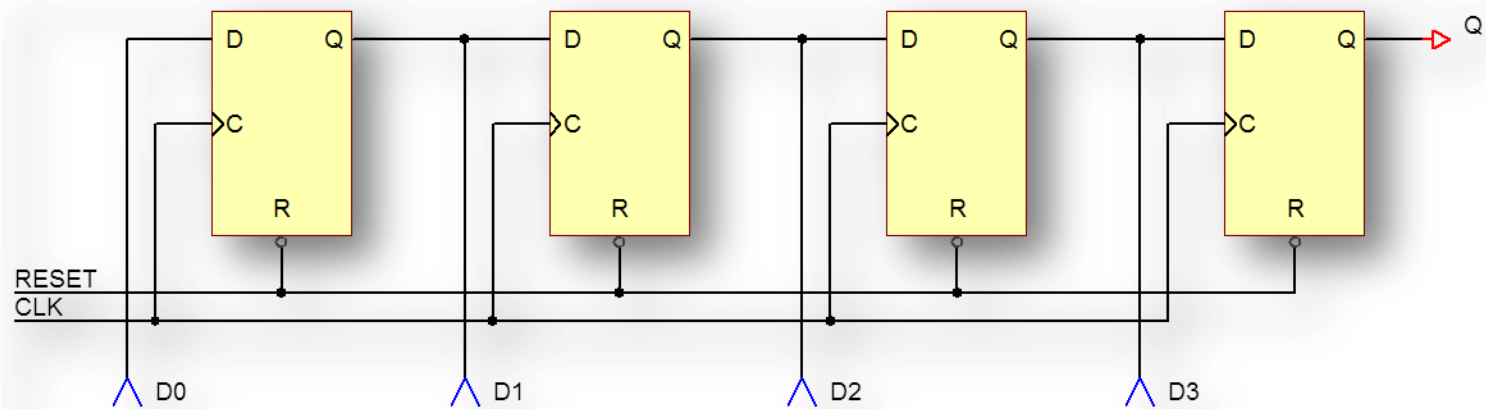
równoległe,

równoległo - szeregowe,

szeregowo – równoległe.

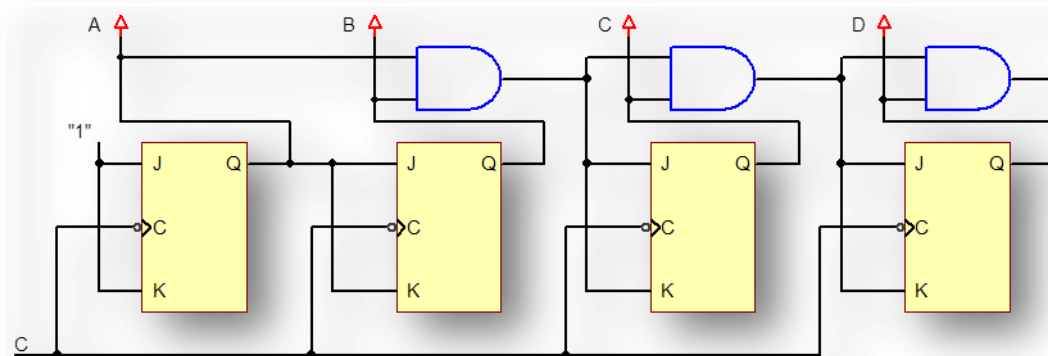


REJESTR RÓWNOLEGLY - Informacja jest wpisywana i wyprowadzana równolegle.



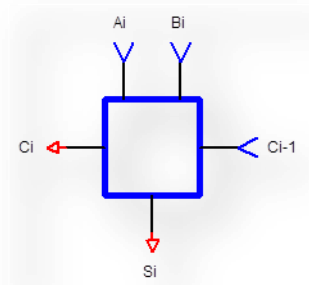
REJESTR RÓWNOLEGLÓ - SZEREGOWY - Informacja jest wpisywana równolegle a wyprowadzana szeregowo.

Liczniki - są to układy sekwencyjne zbudowane są najczęściej z kilku równolegle lub szeregowo podłączonych przerzutników, a jego głównym zadaniem jest zliczenie i pamiętanie impulsów podawanych na wejście zliczające.



LICZNIK Z PRZENIESIENIEM SZEREGOWYM (ang. Ripple Carry)

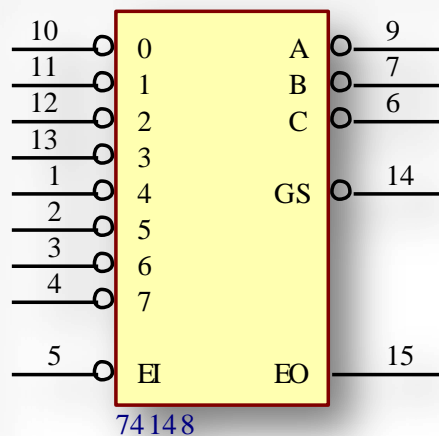
Sumatory -są cyfrowymi układami kombinacyjnymi umożliwiającymi wykonywanie operacji sumowania liczb binarnych lub dziesiętnych. Najprostsze sumatory sumują pojedyncze liczby. Kilka szeregowo lub równoległe połączonych sumatorów może dokonywać obliczeń na liczbach wielopozycyjnych.



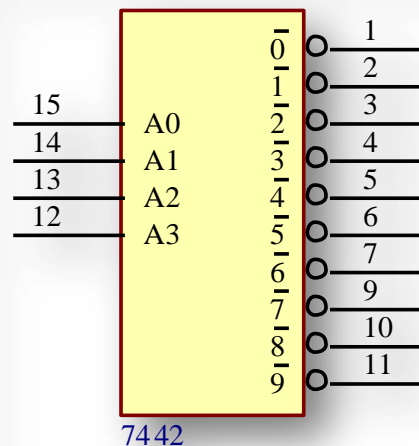
Dodajna	Ai
Dodajnik	Bi
Przeniesienie	Ci-1
Suma	Si
Przeniesienie	Ci

SUMATOR realizuje operację dodawania, możliwe jest łączenie ich kaskadowo (sumowanie liczb wielobitowych).

Koder (enkoder) - cyfrowy układ kombinacyjny, którego zadaniem jest zamiana informacji z aktywnego wejścia na postać binarną na wyjściu.

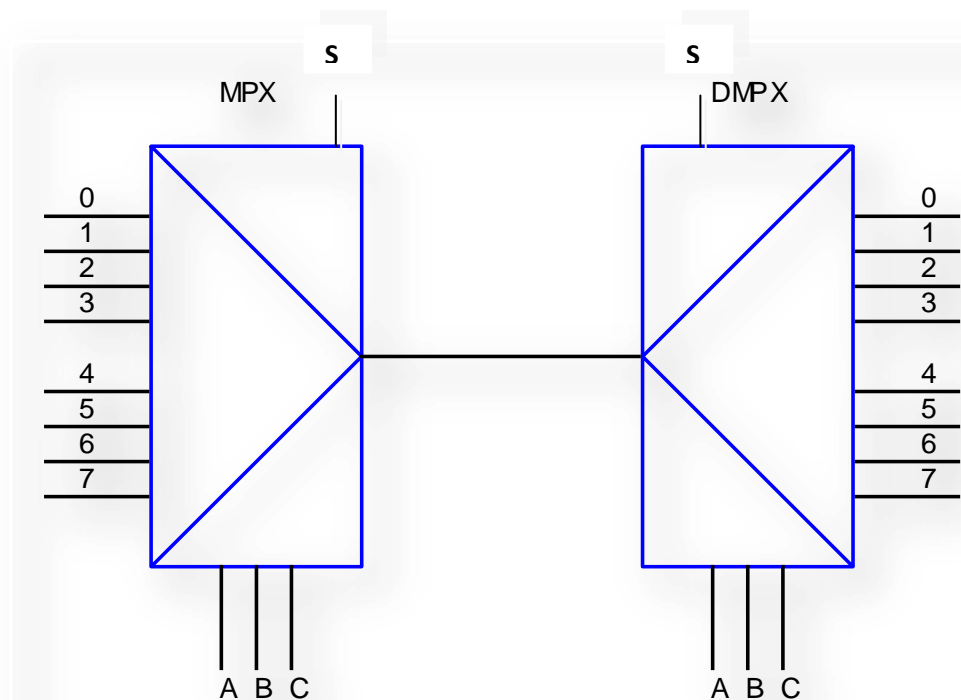


Kodery służą do przedstawienia informacji z tylko jednego aktywnego wejścia na postać binarną. Ponieważ istnieje fizyczna możliwość jednoczesnej aktywacji więcej niż jednego wejścia informacyjnego musi istnieć możliwość "uznania" tylko jednego. Tak powstał enkoder priorytetowy, uznający zawsze najstarsze w hierarchii wejście (ignoruje akcje na pozostałych). Znajduje on zastosowanie np. do wprowadzania informacji z prostej klawiatury i tłumaczenie jej na kod zrozumiały dla układu cyfrowego.



Dekoder działa odwrotnie do enkodera tzn. zamienia kod binarny na jego reprezentację w postaci wybranego tylko jednego wyjścia (aktywne 0). W zależności od ilości wyjść (n) nazywa się dekodernem 1 z N.

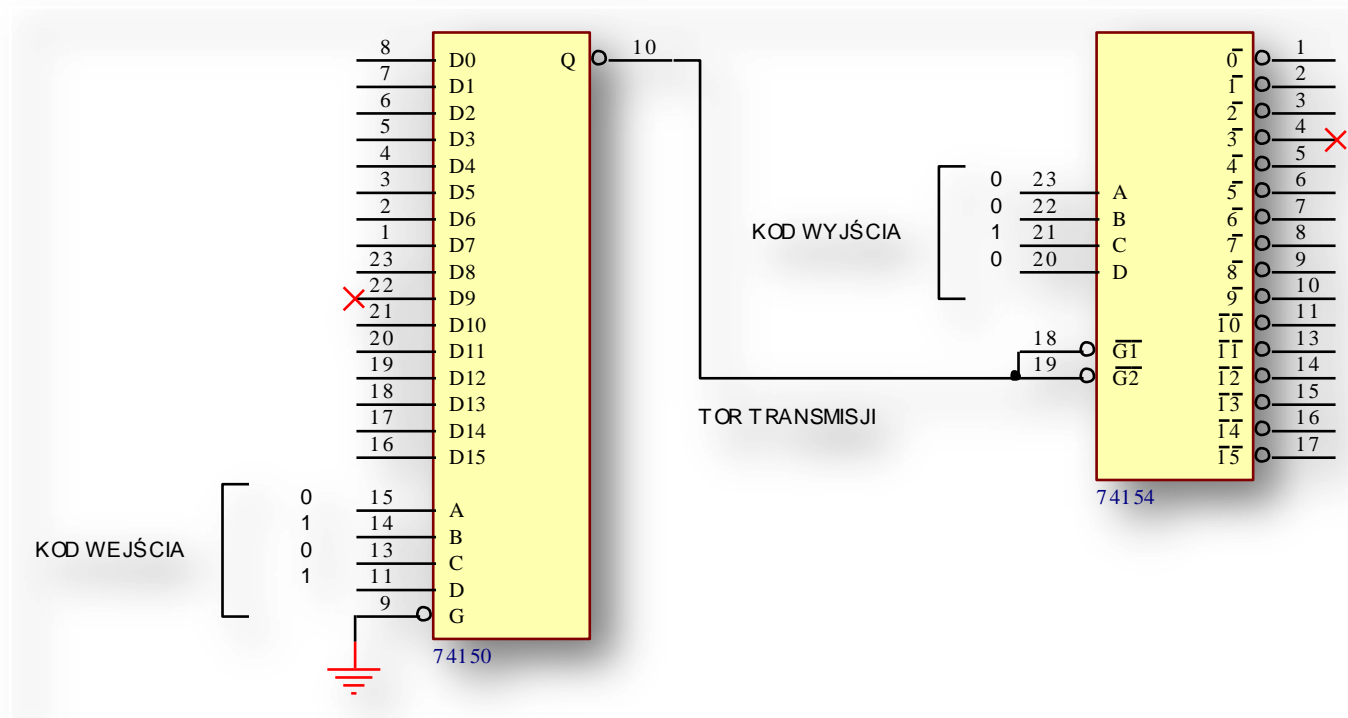
Multiplekser - ma szereg wejść, jedno wyjście, wejścia sterujące oraz wejścia strobujące.



Schemat multipleksera i demultipleksera

Multiplekser – układ kombinacyjny, służący do wyboru jednego z kilku dostępnych sygnałów wejściowych i przekazania go na wyjście. **Demultiplekser** – układ kombinacyjny, posiadający jedno wejście, n wyjść.

Jeśli na wejście strobujące (blokujące, ang. *strobe*) **S** podane zostanie logiczne zero, to wyjścia przyjmują określony stan logiczny (zwykle zero), niezależny od stanu wejścia oraz od wejść adresowych ABC.



Schemat multipleksersa i demultipleksersa (z zastosowaniem rzeczywistych układów scalonych). **Multipleksery i demultipleksery** - ich zastosowaniem jest stworzenie np. toru transmisji danych udostępnianego naprzemiennie. **Multiplekser (MPX)** - w zależności od kodu wejścia (kod binarny) łączy dany numer wejścia ze wspólnym wyjściem. **Demultiplekser (DMPX)** działa na odwrót

Temat 17: Funkcje i zastosowanie pamięci operacyjnej.

Zagadnienia:

Pamięć RAM

Pamięć DRAM (ang. Dynamic RAM)

Pamięć SRAM (ang. Static RAM)

Pamięć operacyjna komputera - zwana pamięcią RAM (ang. Random Access Memory - pamięć o swobodnym dostępie) **służy do przechowywania danych aktualnie przetwarzanych przez program oraz ciągu rozkazów, z których składa się ten program.** Pamięć RAM jest pamięcią ulotną, co oznacza, iż po wyłączeniu komputera informacja w niej zawarta jest tracona.

Układy pamięci RAM są zbudowane z elektronicznych elementów, które mogą zapamiętać swój stan. Dla każdego bitu informacji jest potrzebny jeden taki układ. W zależności od tego czy pamięć RAM jest tak zwaną statyczną pamięcią (**SRAM-Static RAM**), czy dynamiczną - (**DRAM-Dynamic RAM**) zbudowana jest z innych komponentów i swoje działanie opiera na innych zasadach. Pamięć SRAM **jako element pamiętający wykorzystuje przerzutnik**, natomiast DRAM bazuje najczęściej na tzw. **pojemnościach pasożytniczych (kondensator)**.

Pamięć DRAM (ang. Dynamic RAM) jest odmianą półprzewodnikowej pamięci RAM, zbudowana na bazie tranzystorów i kondensatorów. Pojedyncza komórka pamięci zawiera kondensator i tranzystor sterujący proces kondensacji. Jeśli kondensator jest naładowany do pewnego napięcia, przechowuje jeden bit danych, jeśli jest rozładowany, mamy bitowe zero. Kondensator szybko rozładowuje się i należy systematycznie odświeżać zawartość jego komórki, poprzez zaadresowanie jej i ponowne doładowanie kondensatora. Proces ten nosi nazwę odświeżania pamięci i musi być realizowany cyklicznie. Podczas odświeżania nie można dokonywać ani zapisu ani odczytu danych, co powoduje ogólne

spowolnienie pracy pamięci. Niewielkie rozmiary, duża pojemność i niska cena powodują, że DRAM idealnie nadaje się na pamięć operacyjną komputera.

W specyfikacji poszczególnych typów pamięci DRAM można spotkać kilka parametrów określających wydajność:

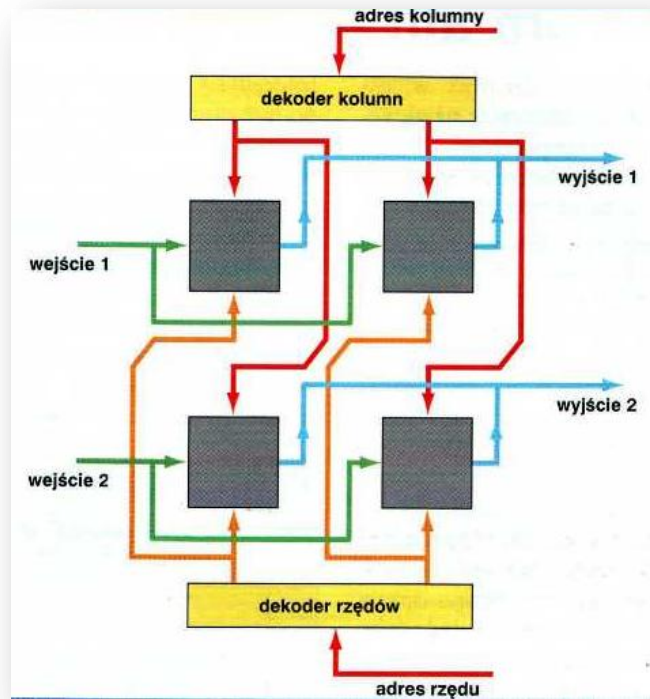
- tCL (CAS Latency) – liczba cykli zegarowych pomiędzy wysłaniem przez kontroler pamięci **zapotrzebowania na dane a ich dostarczeniem**
- tRCD (RAS to CAS Delay) - liczba cykli zegarowych pomiędzy **podaniem adresu wiersza a wysłaniem adresu kolumny**
- tRP (RAS Precharge) - liczba cykli zegarowych pomiędzy **kolejnym adresowaniem wierszy pamięci**
- tRAS (Row Active Time) - liczba cykli zegarowych pomiędzy **aktywacją a dezaktywacją wierszy**
- tCR (Command Rate) - liczba cykli zegarowych **pomiędzy adresowaniem dwóch komórek pamięci.**

Im mniejsze są ww. wartości, tym szybszy jest dostęp do komórek pamięci.

Sygnal **RAS** (Row Access Signal) odpowiada za wybranie bieżącego wiersza (strony), a **CAS** (Column Access Signal) wyznacza odpowiednią kolumnę.

Budowa i działanie pamięci RAM

W komputerach PC procesor uzyskuje dostęp do danych zawartych w pamięci DRAM w pakietach o długości 4-bitów (z pojedynczego rzędu), które są przesyłane sekwencyjnie lub naprzemiennie, (tzw. przeplot - interleave). Pomimo tego, że ostatnie trzy bity są dostarczane wraz z taktem zegara, to konieczność odpowiedniego przygotowania transmisji danych sprawia, że przed pierwszym bitem "wstawiony" zostaje jeden cykl oczekiwania. Taki sposób transferu danych można oznaczyć, jako cykl 2-1-1-1.



Struktura pamięci 3D

Pamięć SRAM (ang. Static RAM) – statyczna pamięć RAM jest zbudowana na bazie przerzutników i tranzystorów. Jedna komórka pamięci to jeden przerzutnik RS i dwa tranzystory sterujące. Pamięć ta nie wymaga odświeżania, dzięki czemu pozwala na znacznie szybszy dostęp do danych. Bardziej złożona budowa to większe koszty produkcji, brak możliwości budowy pamięci o większej pojemności, co wyklucza zastosowanie SRAM, jako pamięci operacyjnej komputera. Pamięć tą najczęściej wykorzystuje się, jako pamięć **podręczną Cache**. Wykonane w technologii CMOS pamięci SRAM mają mniejszy pobór mocy.

Temat 18: Funkcje i zastosowanie procesorów, magistrali.

Zagadnienia:

Mikroprocesor

Magistrale systemowe

Procesor (ang. processor), także CPU (ang. Central Processing Unit) – urządzenie cyfrowe sekwencyjne, **które pobiera dane z pamięci, interpretuje je i wykonuje jako rozkazy**. Wykonuje on ciąg prostych operacji (rozkazów) wybranych ze zbioru operacji podstawowych określonych zazwyczaj przez producenta procesora, jako lista rozkazów procesora.

Procesory (zwane mikroprocesorami) wykonywane są zwykle, jako układy scalone zamknięte w hermetycznej obudowie, często posiadającej złocone wyprowadzenia (stosowane ze względu na odporność na utlenianie). **Ich sercem jest monokryształ krzemu, na który naniesiono techniką fotolitografii szereg warstw półprzewodnikowych, tworzących, w zależności od zastosowania, sieć od kilku tysięcy do kilkuset milionów tranzystorów. Połączenia wykonane są z metalu (aluminium, miedź).**

Jedną z podstawowych cech procesora jest długość (liczba bitów) słowa, na którym wykonywane są podstawowe operacje obliczeniowe. Jeśli słowo ma 64 bity, mówimy, że procesor jest 64-bitowy. Innym ważnym parametrem określającym procesor jest szybkość, z jaką wykonuje on rozkazy. Przy danej architekturze procesora, szybkość ta w znacznym stopniu zależy od czasu trwania pojedynczego taktu.

W funkcjonalnej strukturze procesora można wyróżnić takie elementy, jak:

Zespół rejestrów do przechowywania danych i wyników, rejestry mogą być ogólnego przeznaczenia lub mają specjalne przeznaczenie. Rejestry procesora to komórka pamięci o niewielkich rozmiarach (najczęściej 4/8/16/32/64/128 bitów) umieszczone wewnątrz procesora i służące do przechowywania tymczasowych wyników obliczeń, adresów lokacji w

pamięci operacyjnej itd. Większość procesorów przeprowadza działania wyłącznie korzystając z wewnętrznych rejestrów, kopiując do nich dane z pamięci i po zakończeniu obliczeń odsyłając wynik do pamięci.

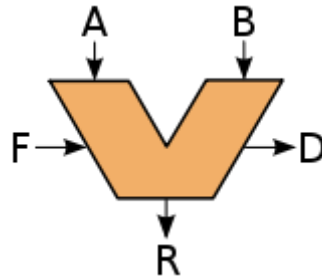
Rejestry, ze względu na zastosowanie, można podzielić m.in. na:

- **rejestr rozkazów** IR (ang. Instruction Register)- wewnętrzna komórka pamięci mikroprocesora przechowująca **obecnie przetwarzaną instrukcję**;
- **licznik rozkazów** PC (ang. Program Counter) - przechowuje kolejne adresy pamięci z rozkazami;
- **akumulator** A – przechowuje **wynik wykonywanej operacji**;
- **wskaźnik stosu** SP (ang. Stack Pointer) – **służy do adresowania pamięci**; przechowuje dane w trybie LIFO (ang. Last In First Out) ostatni wchodzi pierwszy wychodzi;
- **rejestr flagowy** F – przechowuje informacje dotyczące realizacji wykonywanej operacji.

ALU jest układem cyfrowym, jednostka arytmetyczno-logiczna (z ang. *Arithmetic and Logical Unit* lub *Arithmetic Logic Unit*), to jedna z głównych części procesora, prowadząca proste operacje na liczbach całkowitych służącym do wykonywania operacji arytmetycznych (takich jak dodawanie, odejmowanie itp.), operacji logicznych (np. Ex-Or) pomiędzy dwiema liczbami oraz operacje jednoargumentowe takie jak przesunięcie bitów, negacja. ALU jest podstawowym blokiem centralnej jednostki obliczeniowej komputera.

Typowe ALU ma dwa wejścia odpowiadające parze argumentów i jedno wyjście na wynik. Operacje jakie prowadzi to:

- operacje logiczne AND, OR, NOT, XOR,
- dodawanie,
- przesunięcia bitowe o jeden bit, stałą liczbę bitów, czasem też o zmienną liczbę,
- często też, odejmowanie, negacja liczby, dodawanie z przeniesieniem, zwiększanie/zmniejszanie o 1
- dość często mnożenie i czasem dzielenie/modulo



Typowy symbol ALU: A i B - operandy; R - wyjście; F - wejście z jednostki kontrolnej; D - status wyjścia

Układ sterowania CU (ang. Control Unit) odpowiedzialny za sterowanie blokami mikroprocesora,

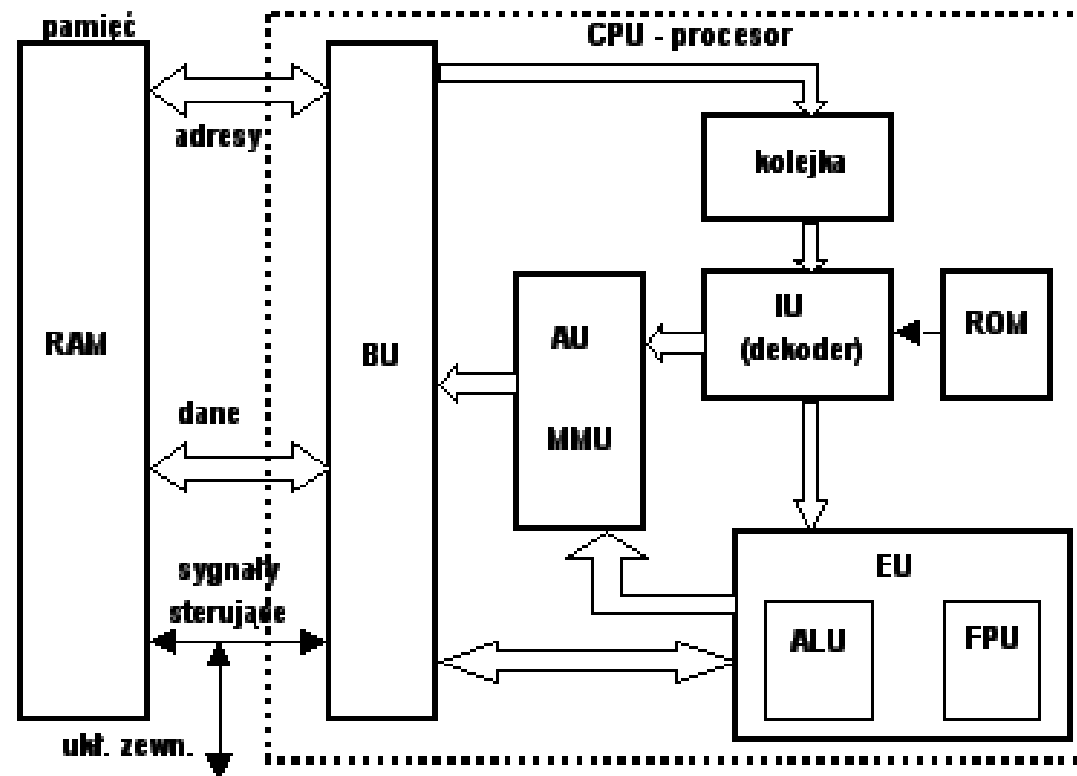
Jednostka zmiennoprzecinkowa FPU (ang. Floating Point Unit, koprocessor), wykonująca operacje arytmetyczne na liczbach zmiennoprzecinkowych.

Inne układy, w które producent wyposaża procesor w celu usprawnienia jego pracy.

Pamięć Cache - szybka pamięć SRAM przechowująca wyniki najczęściej wykonywanych operacji.

Działanie mikroprocesora można opisać jako ciąg wykonywanych zadań, na przykład:

- Pobranie rozkazu z pamięci programu,
- Dekodowanie rozkazu, odczyt rejestrów,
- Wykonanie rozkazu,
- Pobranie argumentów z pamięci danych,
- Zapisanie wyniku operacji w pamięci.



CPU - procesor

- RAM(Random Acces Memory) - pamięć operacyjna
- BU(Bus Unit) - układ zarządzający magistralami
- AU (Addressing Unit) - układ obliczania adresu połączony z
- MMU (Memory Management Unit) układem zarządzania pamięcią
- IU (Instruction Unit) - dekodér instrukcji
- EU (Execution Unit) -moduł wykonawczy zawiera
- ALU (Aritmetic-Logic Unit) jednostkę arytmetyczno-logiczną
- FPU (ang. Floating Point Unit, koprocesor), wykonująca operacje arytmetyczne na liczbach zmiennoprzecinkowych.

Magistrala (ang. Bus) jest zestawem ścieżek łączących jednocześnie kilka komponentów i umożliwiając komunikację między nimi. Magistralę można scharakteryzować za pomocą dwóch parametrów: szerokości i szybkości.

Szerokość oznacza liczbę jednocześnie wysyłanych bitów w jednostce czasu. Magistrala (szyna) 32 b równoległa, przesyła jednorazowo 32 bity danych.

Szybkość określa, jak szybko dane mogą być przesyłane przez ścieżki magistrali. Szybkość magistrali wyrażana jest w (Hz-herc, MHz-megaherc, lub GHz-gigaherc).

Magistralę pamięci (ang. Memory Bus) łączy mikroprocesor z pamięcią operacyjną RAM, kontroler pamięci IMC (ang. Integrated Memory Controller) zintegrowany z procesorem umożliwia wymianę danych nie angażując mostka North Bridge podczas wymiany danych.

Magistrala danych (ang. Data Bus) umożliwia wymianę danych między mikroprocesorem a chipsetem. Obecnie w komputerach PC można wyróżnić trzy rozwiązania:

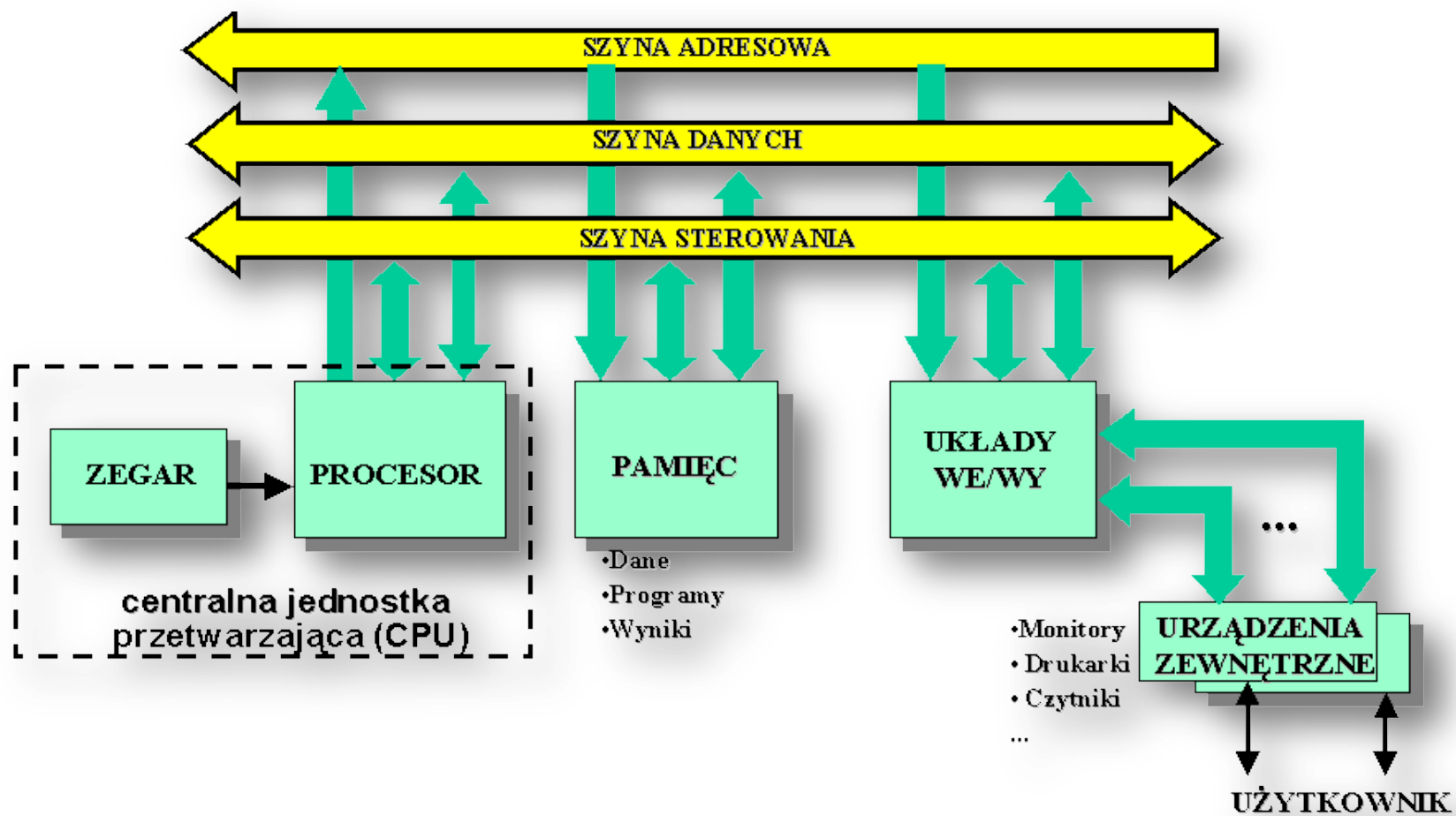
Magistrala **FSB** (ang. Front Side Bus), jest magistralą równoległą łączy procesor z mostkiem północnym.

Magistrala **HP** firmy AMD– (ang. Hyper transport), jest szeregową magistralą pełno duplexową typu punkt-punkt opracowaną dla procesorów Athlon 64 wyposażonych w zintegrowany kontroler pamięci.

Magistralę **QPI** firmy Intel (ang. Quick Path Interconnect) stosowana w mikroprocesorach Intel Core i7, jest szeregową magistralą pełno duplexową typu punkt-punkt, cechującą się dużą wydajnością i małymi opóźnieniami.

Magistrala adresowa (ang. Address Bus) dostarcza informacji o adresach, pod które mają trafić dane, lub spod których mają zostać odczytane. Szerokość magistrali adresowej jest bardzo ważna, opisuje one przestrzeń adresową obsługiwaną przez procesor. Szerokość magistrali adresowych we współczesnych procesorach przewyższa 32 b.

Magistrala sterująca – (ang. System Bus lub Control Bus) jest kanałem do przesyłania sygnałów sterujących między mikroprocesorem, pamięcią RAM i pozostałymi urządzeniami wejścia-wyjścia.



Schemat modułowej, logicznej budowy komputera PC

Temat 19: Układy wejścia/wyjścia.

Zagadnienia:

Układ wejścia-wyjścia

Układ wejścia-wyjścia (ang. input-output circuit, I/O circuit) — są to takie urządzenia, które pośredniczą w wymianie informacji pomiędzy systemem mikroprocesorowym, a urządzeniami zewnętrznymi (urządzenia peryferyjne). Dla systemu mikroprocesorowego układ wejścia-wyjścia widoczny jest zwykle jako rejestr lub zespół rejestrów o określonych adresach oraz pewien zestaw sygnałów sterujących.

Układy wejścia-wyjścia

Urządzenia peryferyjne są dołączane do magistrali systemowej komputera za pośrednictwem odpowiednich układów wejścia-wyjścia (sterowników).

Potrzeba takiego pośredniczenia wynika z następujących powodów:

- **istnieją różnice w szybkości** działania współpracujących urządzeń (zachodzi wówczas konieczność sterowania przepływem informacji),
- **istnieją różnice w parametrach elektrycznych** współpracujących układów (zachodzi konieczność translacji poziomów sygnałów),
- urządzenia wymagają **podania informacji o określonym formacie** wraz z pewnymi sygnałami sterującymi (np. sygnał video wraz z synchronizacją).

Układy wejścia-wyjścia mogą być przeznaczone do współpracy z konkretnym urządzeniem peryferyjnym (np. sterownik dysku czy karta graficzna) lub mogą współpracować z wieloma urządzeniami (np. interfejs szeregowy RS 232C czy sterownik przerwań). Z powyższego określenia wynika, że układy wejścia-wyjścia możemy wybierać przy pomocy adresów i wykonywać na nich operacje zapisu i odczytu. Blok układów wejścia-wyjścia posiada, podobnie jak pamięć, wejście adresowe i wejście sterujące.

Temat 20: Modułowa budowa i zasada działania komputera.

Cele kształcenia: Zapoznanie z urządzeniami i blokami modułowej budowy komputera. Poznanie zasad działania i współpracy poszczególnych urządzeń.

Zagadnienia:

**Architektura współczesnego komputera
Zmiany w architekturze i działaniu komputerów**

Architektura - podstawowe komponenty, które są niezbędne do prawidłowego funkcjonowania komputera.

Architektura North and South Bridge – w klasycznej architekturze funkcje chipsetu są rozdzielone na dwa oddzielne układy scalone (mostki) połączone magistralą komunikacyjną. W starszych modelach płyt głównych mostek północny i południowy były połączone szyną PCI, obecnie stosuje się do tego celu dedykowane magistrale o dużej przepustowości.

Mostek północny (ang. northbridge) – element współczesnych chipsetów, realizujący połączenia pomiędzy procesorem, pamięcią operacyjną, magistralą AGP lub PCI Express i mostkiem południowym.

Mostek południowy (ang. southbridge) – element współczesnych chipsetów, realizujący połączenie procesora do wolniejszej części wyposażenia mikrokomputera:

napędów dysków twardych (złącza IDE/ATA/SATA/ATAPI)

magistral ISA, PCI

sterownika przerwań IRQ Przerwanie (ang. interrupt) lub żądanie przerwania (IRQ – Interrupt ReQuest) – sygnał powodujący zmianę przepływu sterowania, niezależnie od aktualnie wykonywanego programu. Pojawienie się przerwania

powoduje wstrzymanie aktualnie wykonywanego programu i wykonanie przez procesor kodu procedury obsługi przerwania

sterownika DMA Direct Memory Access, DMA, z (ang.): bezpośredni dostęp do pamięci – technika, w której sprzęt komputerowy podłączony do płyty głównej, np. karta graficzna, karta dźwiękowa, karta sieciowa czy kontroler dysku twardego, mogą korzystać z pamięci operacyjnej RAM lub portów we-wy, pomijając przy tym CPU.

nieulotnej pamięci BIOS

modułu zegara czasu rzeczywistego

Opcjonalnie most południowy może obsługiwać również:

łącze FireWire

łącze USB

złącze do sterownika RAID

złącze Ethernet

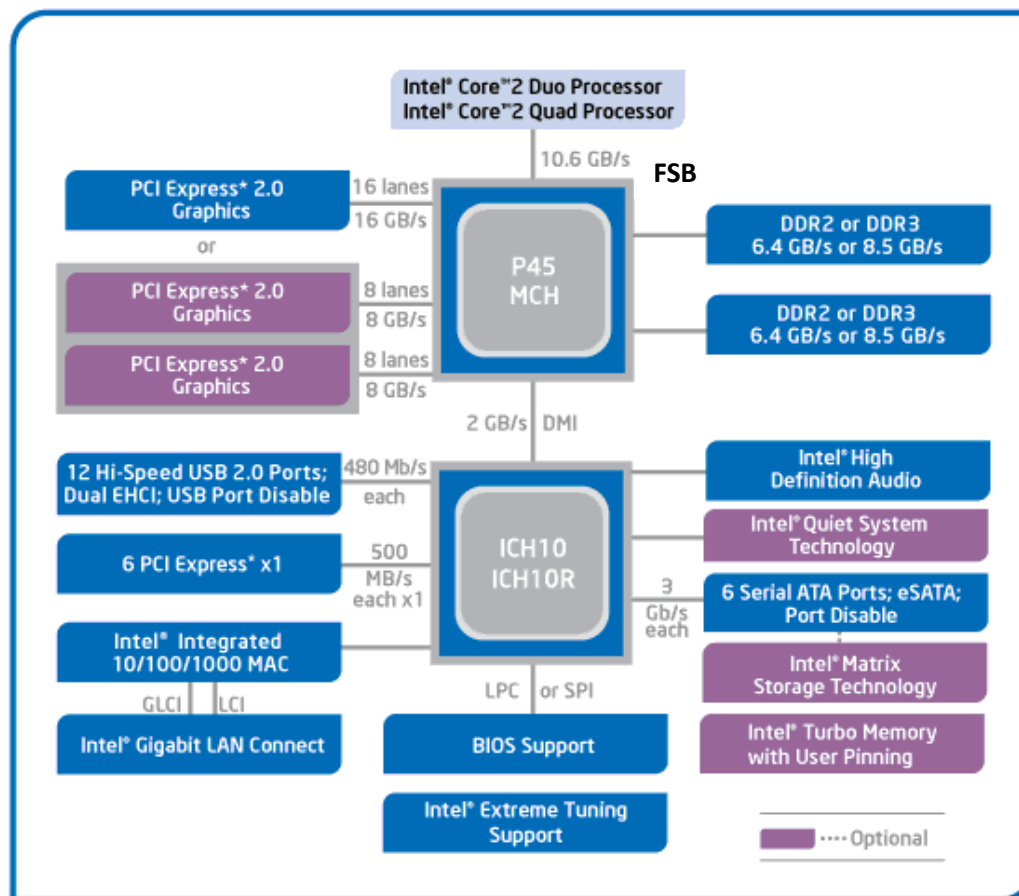
W rzadkich przypadkach mostek południowy obsługuje także zewnętrzne złącza szeregowo, w tym złącza myszy i klawiatury oraz RS-232 – zazwyczaj jednak urządzenia te dołączane są do mostka południowego przez dodatkowy układ nazywany **SIO (ang. Super Input/Output)**. Przez SIO obsługiwane są również złącza równoległe (port Centronics), łącze podczerwieni (IrDA), stacje dyskietek i Flash ROM BIOS-u.

Zmiany w architekturze i działaniu komputera

Oprócz nowej mikroarchitektury, czyli zmian we wnętrzu procesora, nastąpiły zmiany w budowie całego komputera. PC z procesorami Core 2 (i wcześniejszymi procesorami LGA775) są zbudowane według schematu przedstawionego na rysunku_1.

Centralnym elementem, w którym krzyżują się wszystkie drogi przepływu danych, jest mostek północny (ang. *Memory Controller Hub*, MCH). Procesor wystawia adresy i dane na odpowiednich liniach magistrali FSB, skąd odbiera je mostek

północny, i w zależności od adresu wykonuje operację na pamięci operacyjnej lub na jednej z magistral lub złączy, których jest kontrolerem. Może to być odczyt lub zapis do pamięci, nawiązanie komunikacji przez PCI Express lub PCI z odpowiednim urządzeniem albo przekazanie odpowiedniego rozkazu do mostka południowego, który realizuje mniej krytyczne funkcje (kontroler USB, dysków itp.).



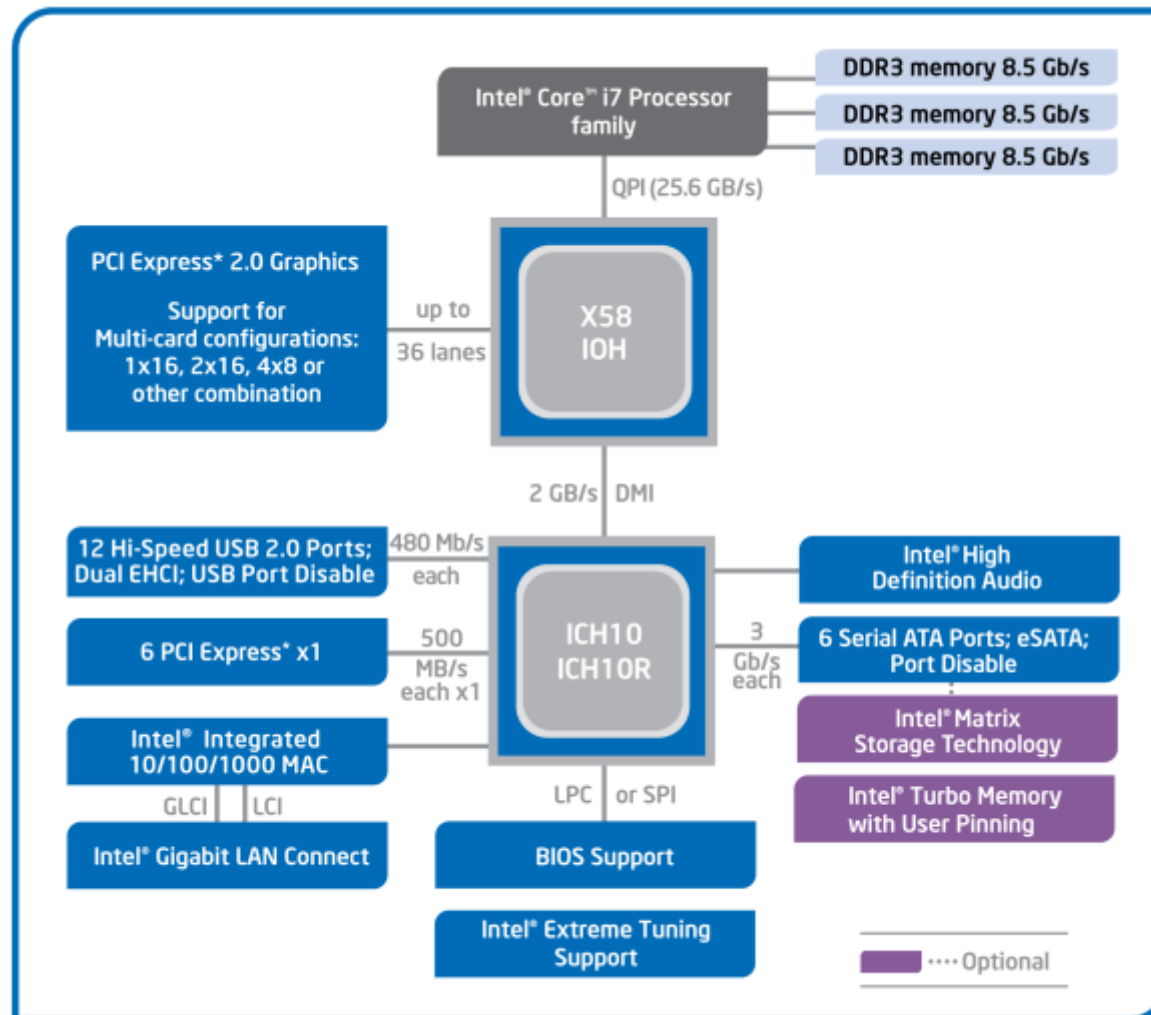
Intel® P45 Express Chipset Block Diagram

Rysunek 1

W architekturze Nehalem część funkcji realizowanych do tej pory przez mostek północny została przeniesiona do procesora.

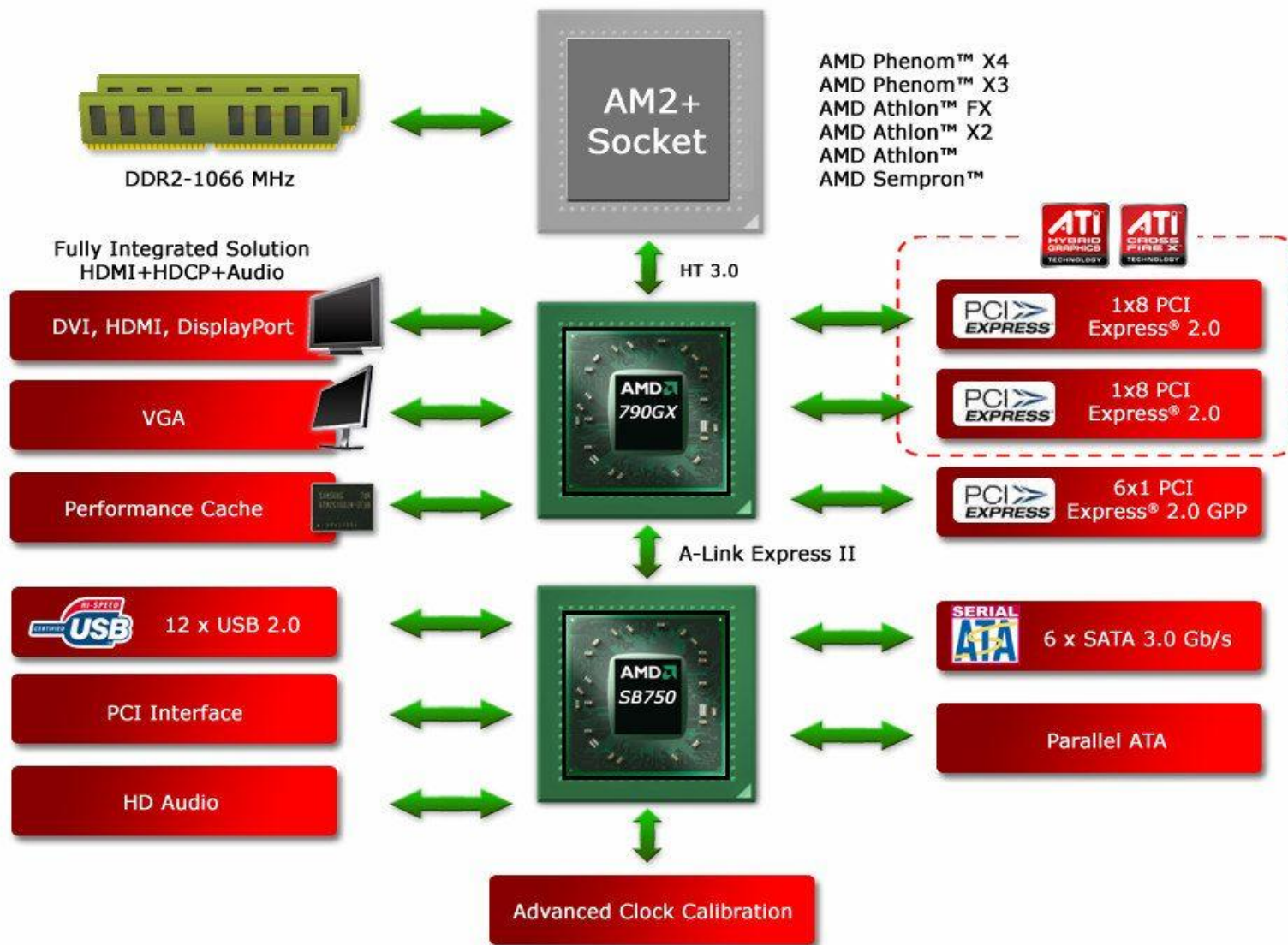
Procesor ma zintegrowany kontroler pamięci, kontroler PCI Express oraz nowe złącze komunikacyjne – QuickPath Interconnect (QPI). Komunikacja z pamięcią i (w procesorach Lynnfield) z urządzeniami PCI Express jest prowadzona w samym procesorze, bez pośrednictwa dodatkowego układu. Można to potraktować, jako przeniesienie części mostka północnego do procesora. Na przedstawionej platformie mniej krytyczne i wymagające mniejszej przepustowości funkcje, takie jak obsługa dodatkowych urządzeń PCI Express, PCI, dysków i innych magistral, są realizowane przez identyczny jak w platformie LGA775 mostek południowy ICH (ang. I/O Controller Hub – centrum kontroli wejścia-wyjścia). Kontroler PCI Express jest umieszczony w nowym układzie IOH (ang. I/O Hub – centrum wejścia-wyjścia). IOH komunikuje się z procesorem przez łącze QPI. W procesorach Lynnfield wszystkie funkcje mostka północnego będą realizowane wewnątrz procesora, a na płytach pozostanie tylko nowy układ PCH (ang. Peripheral Controller Hub – centrum kontroli urządzeń peryferyjnych). Rozległe zmiany w rdzeniu procesora wymusiły zmianę podstawki – nowe procesory działają w podstawce LGA1366. Schemat architektury przedstawia rysunek_2.

Podobny podział funkcji występuje w systemach z procesorami AMD z rodziny K8 i K10 (Athlon 64, Sempron 64 i Phenom). Tam jednak kontroler PCI Express znajduje się poza procesorem, a do komunikacji z mostkiem północnym używa się złącza HyperTransport. Schemat blokowy AMD 790GX - rysunek_3



Intel® X58 Express Chipset Block Diagram

Rysunek 2



Rysunek 3

Literatura:

Urządzenia techniki komputerowej – Tomasz Kowalski

Pieńkos J., Turczyński J. „Układy scalone TTL w systemach cyfrowych”. Wydawnictwa Komunikacji i Łączności, Warszawa 1980

Wikipedia- wolna encyklopedia internetowa

Strona internetowa:

<http://pclab.pl/art33815.html>

<http://pclab.pl/art34180-2.html>

Opracował Mirosław Ruciński
e-mail: nauczyciel.zsen@gmail.com